

Title of the Prior Art

Japanese Published Patent Application No. Hei.9-91247

Date of Publication: April 4, 1997

Concise Statement of Relevancy

As a conventional arbitration system of a common bus, there is a method for giving a highest-priority to a bus request signal and giving an authorization of the use of the internal bus to the bus request when it is determined that the bus request signal is continuous for a designated time in a state where use of an internal bus is not authorized. While in this method a priority of the bus use right for an input/output control apparatus in which the ratio of the real bus waiting time to the bus waiting allowance time is largest is raised, the time during when the input/output control apparatus can actually use the bus comes after the apparatus that uses the bus currently completes the use of the bus, resulting in a possibility that underrun/overflow of the transfer data occur.

This publication provides a bus arbitration apparatus which has removed the possibility that underrun/overflow of the transfer data should occur from when the bus use request is issued to when the bus is actually obtained. This bus arbitration apparatus includes counters for setting the bus waiting allowance time and registers for setting permission and prohibition of preemption, in corresponding to respective input/output control apparatuses in the bus arbitration unit, and is designed to set the highest priority

THIS PAGE BLANK (USPTO)

of the bus use right for the input/output control apparatus which has the longest bus waiting time, thereby performing an appropriate bus arbitration for all the input/output control apparatuses, which removes the possibility that underrun/overrun of the transfer data should occur.

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-91247

(43) 公開日 平成9年(1997)4月4日

(51) Int.Cl.⁶

G 0 6 F 13/362

識別記号

5 1 0

庁内整理番号

F I

G 0 6 F 13/362

技術表示箇所

5 1 0 D

審査請求 未請求 請求項の数6 O L (全 12 頁)

(21) 出願番号 特願平7-249590

(22) 出願日 平成7年(1995)9月27日

(71) 出願人 000232047

日本電気エンジニアリング株式会社
東京都港区芝浦三丁目18番21号

(72) 発明者 佐藤 政男

東京都港区芝浦三丁目18番21号 日本電気
エンジニアリング株式会社内

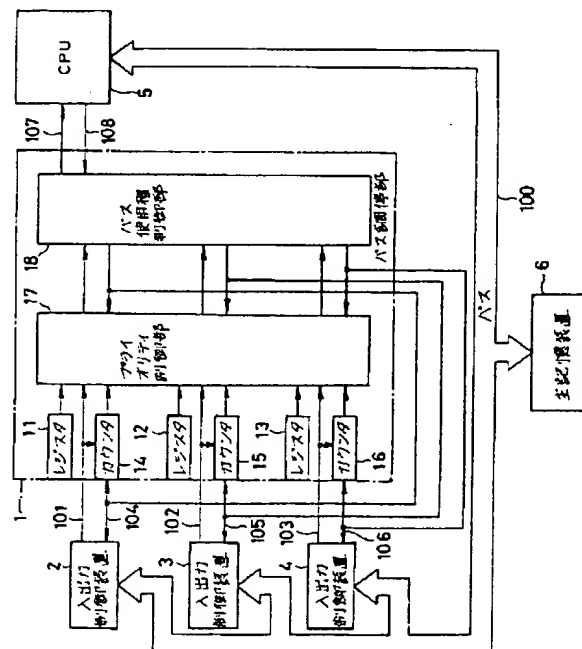
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 バス調停装置

(57) 【要約】

【課題】 バス使用要求を出してから実際にバスを獲得するまでの間に転送データのアンダーランあるいはオーバーランが発生する可能性をなくし、各装置に適したバス調停を行う。

【解決手段】 プライオリティ制御部17は入出力制御装置2～4の一つがバス100を使用している時に、カウンタ14～16のカウンタ値のいずれかが「0」になると、現在バス100を使用中の入出力制御装置2～4に対応するレジスタ11～13の内容を参照する。バス使用権制御部18はレジスタ11～13にプリエンプシヨンの許可が設定されていれば、現在バス100を使用中の入出力制御装置2～4に対するバス使用許可信号をインアクティブとしてバス100の使用を終了させ、カウンタ値が「0」になったカウンタ14～16に対応する入出力制御装置2～4に対するバス使用許可信号をアクティブとする。



【特許請求の範囲】

【請求項1】 複数の入出力制御装置各々からのバス使用要求の競合時に前記バス使用要求を調停するバス調停装置であって、前記複数の入出力制御装置各々に対応して設けられかつ前記バス使用要求の入力から当該バス使用要求に対してバス使用許可が出力されるまでに待機可能なバス待ち許容時間を計時する複数の計時手段と、前記バス使用要求の競合時に前記複数の計時手段各々の値を基に前記バス使用要求を調停する調停手段と、前記計時手段が前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置への前記バス使用許可を中止して前記バス待ち許容時間を計時した前記計時手段に対応する前記入出力制御装置に前記バス使用許可を出力する手段とを有することを特徴とするバス調停装置。

【請求項2】 前記複数の入出力制御装置各々に対応して設けられかつ前記バスを現在使用している時にそのバスの使用を中断可能か否かを示す情報を保持する保持手段を含み、前記複数の計時手段のいずれかが前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置によるバス使用の中止を前記保持手段の保持内容に応じて決定するようにしたことを特徴とする請求項1記載のバス調停装置。

【請求項3】 前記計時手段は、前記バス使用要求の入力にตอบสนองして前記バス待ち許容時間のカウントダウンを開始しかつ前記バス使用許可の出力にตอบสนองして前記バス待ち許容時間に戻るよう構成したことを特徴とする請求項1または請求項2記載のバス調停装置。

【請求項4】 主記憶装置に対するダイレクトメモリアクセス時に出力される複数の入出力制御装置各々からのバス使用要求の競合時に前記バス使用要求を調停するバス調停装置であって、前記複数の入出力制御装置各々に対応して設けられかつ前記バス使用要求の入力から当該バス使用要求に対してバス使用許可が出力されるまでに待機可能なバス待ち許容時間を計時する複数の計時手段と、前記バス使用要求の競合時に前記複数の計時手段各々の値を基に前記バス使用要求を調停する調停手段と、前記計時手段が前記バス待ち許容時間を計時した時に現在実行中のダイレクトメモリアクセスを中止して前記バス待ち許容時間を計時した前記計時手段に対応する前記入出力制御装置に前記バス使用許可を出力する手段とを有することを特徴とするバス調停装置。

【請求項5】 前記複数の入出力制御装置各々に対応して設けられかつ前記バスを現在使用している時にそのバスの使用を中断可能か否かを示す情報を保持する保持手段を含み、前記複数の計時手段のいずれかが前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置によるダイレクトメモリアクセスの中止を前記保持手段の保持内容に応じて決定するようにしたことを特徴とする請求項4記載のバス調停装置。

【請求項6】 前記計時手段は、前記バス使用要求の入力にตอบสนองして前記バス待ち許容時間のカウントダウンを開始しかつ前記バス使用許可の出力にตอบสนองして前記バス待ち許容時間に戻るよう構成したことを特徴とする請求項4または請求項5記載のバス調停装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はバス調停装置に関し、特にDMA（ダイレクトメモリアクセス）を実行する複数の入出力制御装置を備えた情報処理装置における共通バスの調停方式に関する。

【0002】

【従来の技術】従来、共通バスの調停方式においては、内部バスの使用が許可されない状態でバスリクエスト信号が指定時間だけ続いたことを判定した時に、当該バスリクエスト信号に最高のプライオリティを与え、そのバスリクエストに内部バスの使用を許可する方法がある。この方法については、特開平2-27461号公報に詳述されている。

【0003】また、バス調停装置にバスマスタ毎に少なくとも1個以上のタイマと該タイマの初期値を記憶する記憶部とを設け、記憶部にバスマスタ毎のバス獲得待ち許容時間を記憶させておき、バスマスタからバス使用要求が通知された時にタイマでバス獲得待ち許容時間のカウントダウンを行い、複数のバスマスタからのバス使用要求の競合時にタイマの値を比較して小さい値のバスマスタにバス使用許可を与える方法がある。この方法については、特開平3-263158号公報に詳述されている。

【0004】前者の調停方法の場合、図3に示すように、バス200に接続された入出力制御装置21～23各々からのバス使用要求の競合時に、バス調停部24でそれらのバス使用要求を調停している。

【0005】すなわち、バス調停部24のバス待ち状態判定手段25は各入出力制御装置21～23からのバス使用要求信号201～203を監視し、バス200の使用が許可されない状態でバス使用要求が指定時間だけ続いたと判定すると、そのバス使用要求を出力した入出力制御装置をプライオリティ変更手段26に通知する。

【0006】プライオリティ変更手段26はバス待ち状態判定手段25から通知された入出力制御装置のプライオリティを最高のプライオリティに変更してバス調停手段27に通知する。バス調停手段27はプライオリティ変更手段26で変更されたプライオリティにしたがって各入出力制御装置21～23にバス使用許可信号204～206を出力する。

【0007】このシステムにおけるバス200の調停動作を、図4に示すタイミングチャートを用いて説明する。まず、図4の①においては、入出力制御装置21からのバス使用要求信号201がアクティブで、入出力制

御装置22からのバス使用要求信号202がアクティブである。

【0008】このとき、バス調停部24ではプライオリティが高い入出力制御装置21に対するバス使用許可信号204をアクティブにするので、入出力制御装置21がバス200を使用している。

【0009】図4の②においては、入出力制御装置21からのバス使用要求信号201がインアクティブで、入出力制御装置22からのバス使用要求信号202がアクティブで、入出力制御装置23からのバス使用要求信号203がアクティブである。

【0010】このとき、バス調停部24ではプライオリティが高い入出力制御装置22に対するバス使用許可信号205をアクティブにするので、入出力制御装置22がバス200を使用することになる。この場合、図4の②から③までは、入出力制御装置21、22がバス200を占有し続けることになる。

【0011】図4の③においては、バス待ち状態判定手段25が入出力制御装置23からのバス使用要求信号203を指定時間だけバス200の獲得が待たされていると判定するので、プライオリティ変更手段26が入出力制御装置23からのバス使用要求信号203に最高のプライオリティを与える。

【0012】よって、バス調停部24はプライオリティが高い入出力制御装置23に対するバス使用許可信号206をアクティブとしてバス使用許可を入出力制御装置23に与えるので、入出力制御装置23がバス200を使用することになる。

【0013】一方、後者の調停方法の場合、図5に示すように、各々バス300に接続された入出力制御装置31～32及びCPU（中央処理装置）33は各々バス300を制御する機能を有し（以下、この機能を有する装置をバスマスタとする）、バス300を用いてデータ転送を行う必要が生じた場合、各バスマスタはバス使用要求信号301～303によってバス調停部34にバス使用要求を通知する。

【0014】バス調停部34には各バスマスタ毎に用意された初期値（バス獲得待ち許容時間）を記憶する記憶部（図示せず）を持つタイマ35～37が配設されており、そのタイマ35～37の値に応じてバス300に対するバス使用要求の調停を行う。

【0015】このバス調停部44は、図6に示すように、初期値を記憶するタイマ初期値レジスタ35a、36a、37aを持つタイマ35～37と、タイミング制御部38と、バッファ39～41と、比較器42と、デコーダ43と、ラッチ44とから構成されている。

【0016】図6において、クロック信号（CLK）307はタイミング制御部38及びタイマ35～37に夫々入力され、バス使用要求信号301～303、及びバス300の使用終了を意味するレディ（Ready）信

号308、並びにバス使用許可信号304～306はタイミング制御部38に夫々入力される。

【0017】タイマ35～37はバス使用要求信号301～303を基にタイミング制御部38で生成されるカウントイネーブル信号309～311がアクティブの間、クロック信号307によってカウントダウンを行う。

【0018】また、タイマ35～37はバス使用要求信号301～303を基にタイミング制御部38で生成されるタイマリセット信号312～314がアクティブになるとカウントダウンを中止し、各タイマ35～37内に用意されたカウンタの初期値を示すタイマ初期値レジスタ35a、36a、37aの内容をタイマ35～37にロードし、タイマ35～37を初期状態にする。

【0019】各タイマ35～37のカウント値はタイミング制御部38から出力されるバッファ制御信号315～317によって制御されるバッファ39～41に格納される。

【0020】比較器42はバッファ39～41からのタイマデータ318～320を比較し、その比較結果を各タイマ35～37に対応する比較器出力信号322～324によって示す。

【0021】この場合、比較器42は最も値の小さいタイマ35～37に対して比較器出力信号322～324をアクティブにする。尚、複数のタイマの値が同じでかつその値が最も小さい場合、対象のタイマの値に対応した複数の比較器出力信号がアクティブとなる。

【0022】デコーダ43は比較器42からの比較器出力信号322～324が複数アクティブになった場合、ハードウェアによって決められた優先順位（例えば、入出力制御装置32、入出力制御装置31、CPU33の順）に基づいてバス調停を行い、その結果をデコード出力信号325～327に出力する。

【0023】ラッチ44はタイミング制御部38からのラッチ制御信号321によって制御されてデコーダ43からのデコード出力信号325～327をラッチし、その内容をバス使用許可信号304～306として各バスマスタにバスの使用可否を通知する。

【0024】このシステムにおけるバス300の調停動作を、図7に示すタイミングチャートを用いて説明する。ここで、タイマ35～37のタイマ初期値レジスタ35a、36a、37aにはCPU33によって各バスマスタ固有のバス獲得待ち許容時間を示す初期値が設定される。以下、CPU33に対応するタイマ37には初期値として「15」が、入出力制御装置31に対応するタイマ36には初期値として「10」が、入出力制御装置32に対応するタイマ35には初期値として「5」が夫々設定されているものとする。

【0025】CPU33はバス300を用いたデータ転送が必要な場合、その旨をバス使用要求信号303を用

いてバス調停部34に通知する。バス調停部34はCPU33のバス使用要求Aを認識すると、CPU33用のタイマ37のカウンタダウンを開始する。

【0026】その後、バス調停部34は現在のバス使用状況を示すバス使用許可信号304~306をチェックし、バス300が使用可能な場合にはバス使用許可信号306を用いてCPU33にバス300の使用許可A'を通知するとともにタイマ37のカウンタダウンを中止し、タイマ37のカウンタ値をタイマ初期値レジスタ37aに保持された初期値に戻す。

【0027】図7の時刻「2」においてCPU33がバス300を使用中に、入出力制御装置31、32がバス300のバス使用要求B、Cをバス調停部34に通知すると、バス調停部34は入出力制御装置31、32用のタイマ35、36のカウンタダウンを開始する。

【0028】図7の時刻「3」においてCPU33のバス300を用いたデータ転送が終了すると、バス調停部34は入出力制御装置31、32からの2つのバス使用要求B、Cに対するバス調停判断基準として入出力制御装置31、32用のタイマ35、36の値を比較する。

【0029】このとき、入出力制御装置31用のタイマ35の値は「9」、入出力制御装置32用のタイマ36の値は「4」となっており、バス調停部34による比較結果はタイマ35>タイマ36となるので、バス調停部34は入出力制御装置32に対してバス300の使用を許可し、バス使用許可信号305を用いて入出力制御装置32にバス300の使用許可C'を通知する。同時に、バス調停部34はタイマ36のカウンタダウンを中止し、そのカウンタ値をタイマ初期値レジスタ36aに保持された初期値に戻す。

【0030】図7の時刻「5」において入出力制御装置32がバス300を使用中に、入出力制御装置31、32がバス300のバス使用要求B、Dをバス調停部34に通知すると、バス調停部34は入出力制御装置31用のタイマ35のカウンタダウンが既に行われているので、入出力制御装置32用のタイマ36のカウンタダウンを開始する。

【0031】図7の時刻「6」において入出力制御装置32のバス300を用いたデータ転送が終了すると、バス調停部34は入出力制御装置31、32からの2つのバス使用要求B、Dに対するバス調停判断基準として入出力制御装置31、32用のタイマ35、36の値を比較する。

【0032】このとき、入出力制御装置31用のタイマ35の値は「6」、入出力制御装置32用のタイマ36の値は「4」となっており、バス調停部34による比較結果はタイマ35>タイマ36となるので、バス調停部34は入出力制御装置32に対してバス300の使用を許可し、バス使用許可信号305を用いて入出力制御装置32にバス300の使用許可D'を通知する。同時

に、バス調停部34はタイマ36のカウンタダウンを中止し、そのカウンタ値をタイマ初期値レジスタ36aに保持された初期値に戻す。

【0033】図7の時刻「8」において入出力制御装置32がバス300を使用中に、入出力制御装置31、32がバス300のバス使用要求B、Eをバス調停部34に通知すると、バス調停部34は入出力制御装置31用のタイマ35のカウンタダウンが既に行われているので、入出力制御装置32用のタイマ36のカウンタダウンを開始する。

【0034】図7の時刻「9」において入出力制御装置32のバス300を用いたデータ転送が終了すると、バス調停部34は入出力制御装置31、32からの2つのバス使用要求B、Eに対するバス調停判断基準として入出力制御装置31、32用のタイマ35、36の値を比較する。

【0035】このとき、入出力制御装置31用のタイマ35の値は「3」、入出力制御装置32用のタイマ36の値は「4」となっており、バス調停部34による比較結果はタイマ35<タイマ36となるので、バス調停部34は入出力制御装置31に対してバス300の使用を許可し、バス使用許可信号304を用いて入出力制御装置31にバス300の使用許可B'を通知する。同時に、バス調停部34はタイマ35のカウンタダウンを中止し、そのカウンタ値をタイマ初期値レジスタ35aに保持された初期値に戻す。

【0036】バス300の使用を要求しているバスマスタのバス待ち許容時間を示すタイマ35~37のカウンタ値のいずれかが「0」になった場合、そのタイマはカウンタダウンを中止し、タイマ値「0」を保持する。この場合、バス調停部34は現在のバスサイクル終了後、タイマ値が「0」になったバスマスタに対してバス300の使用許可を、対応するバス使用許可信号によって通知する。

【0037】

【発明が解決しようとする課題】上述した従来のバス調停方式では、バス待ち許容時間に対する実際のバス待ち時間の割合が最も大きい入出力制御装置に対するバス使用権の優先順位を高くするが、その入出力制御装置が実際にバスを使用できるのは現在バスを使用中の装置がバス使用を終了してからとなる。

【0038】したがって、バス待ち許容時間に対する実際のバス待ち時間の割合が最も大きい装置の場合、バス使用要求を出してから実際にバスを獲得するまでの間に転送データのアンダーランあるいはオーバーランが発生する可能性がある。

【0039】そこで、本発明の目的は上記の問題点を解消し、バス使用要求を出してから実際にバスを獲得するまでの間に転送データのアンダーランあるいはオーバーランが発生する可能性をなくすことができ、各装置に適し

たバス調停を行うことができるバス調停装置を提供することにある。

【0040】

【課題を解決するための手段】本発明によるバス調停装置は、複数の入出力制御装置各々からのバス使用要求の競合時に前記バス使用要求を調停するバス調停装置であって、前記複数の入出力制御装置各々に対応して設けられかつ前記バス使用要求の入力から当該バス使用要求に対してバス使用許可が出力されるまでに待機可能なバス待ち許容時間を計時する複数の計時手段と、前記バス使用要求の競合時に前記複数の計時手段各々の値を基に前記バス使用要求を調停する調停手段と、前記計時手段が前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置への前記バス使用許可を中止して前記バス待ち許容時間を計時した前記計時手段に対応する前記入出力制御装置に前記バス使用許可を出力する手段とを具備している。

【0041】本発明による他のバス調停装置は、上記の構成のほかに、前記複数の入出力制御装置各々に対応して設けられかつ前記バスを現在使用している時にそのバスの使用を中断可能か否かを示す情報を保持する保持手段を備え、前記複数の計時手段のいずれかが前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置によるバス使用の中止を前記保持手段の保持内容に応じて決定するようにしている。

【0042】本発明による別のバス調停装置は、主記憶装置に対するダイレクトメモリアクセス時に出力される複数の入出力制御装置各々からのバス使用要求の競合時に前記バス使用要求を調停するバス調停装置であって、前記複数の入出力制御装置各々に対応して設けられかつ前記バス使用要求の入力から当該バス使用要求に対してバス使用許可が出力されるまでに待機可能なバス待ち許容時間を計時する複数の計時手段と、前記バス使用要求の競合時に前記複数の計時手段各々の値を基に前記バス使用要求を調停する調停手段と、前記計時手段が前記バス待ち許容時間を計時した時に現在実行中のダイレクトメモリアクセスを中止して前記バス待ち許容時間を計時した前記計時手段に対応する前記入出力制御装置に前記バス使用許可を出力する手段とを具備している。

【0043】本発明によるさらに別のバス調停装置は、上記の構成のほかに、前記複数の入出力制御装置各々に対応して設けられかつ前記バスを現在使用している時にそのバスの使用を中断可能か否かを示す情報を保持する保持手段を備え、前記複数の計時手段のいずれかが前記バス待ち許容時間を計時した時に前記バスを現在使用している前記入出力制御装置によるダイレクトメモリアクセスの中止を前記保持手段の保持内容に応じて決定するようにしている。

【0044】

【発明の実施の形態】まず、本発明の作用について以下

に述べる。

【0045】バス調停部内に各入出力制御装置に対応して、バス許容時間を設定するカウンタとDMA（ダイレクトメモリアクセス）を行っている入出力制御装置へのバス使用許可信号をインアクティブとしてDMAを中止させる動作（以下、ブリエンプションとする）の許可または禁止を設定するレジスタとを設け、バス待ち時間が最も長い入出力制御装置に対するバス使用権の優先順位を最も高くする。

【0046】これによって、バス使用要求を出してから実際にバスを獲得するまでの間に転送データのアンダーランあるいはオーバランが発生する可能性をなくことができ、各装置に適したバス調停を行うことができる。

【0047】次に、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例の構成を示すブロック図である。図において、バス100には入出力制御装置2〜4と、CPU5と、主記憶装置6とが夫々接続されており、入出力制御装置2〜4及びCPU5は夫々バス調停部1に接続されている。

【0048】バス調停部1は入出力制御装置2〜4に夫々対応するレジスタ11〜13及びカウンタ14〜16と、プライオリティ制御部17と、バス使用権制御部18とから構成されている。

【0049】レジスタ11〜13には対応する入出力制御装置2〜4のブリエンプションの許可及び禁止を示す情報が保持されている。

【0050】カウンタ14〜16には対応する入出力制御装置2〜4についてバス待ち許容時間が設定され、対応する入出力制御装置2〜4からバス使用要求信号101〜103が入力されるとカウント値のカウントダウンを開始し、対応する入出力制御装置2〜4へのバス使用許可信号104〜106が入力されるとカウント値のカウントダウンを中止して初期値に戻る。

【0051】プライオリティ制御部17は各入出力制御装置2〜4に対するバス使用権の優先順位を決定し、バス使用権制御部18はCPU5との間でバス使用権の調停を行う。

【0052】図2は本発明の一実施例によるバス調停動作を示すタイミングチャートである。これら図1及び図2を用いて本発明の一実施例によるバス調停動作について説明する。

【0053】ここで、レジスタ11には対応する入出力制御装置2に対するブリエンプションの許可を示す情報が保持され、レジスタ12、13には対応する入出力制御装置3、4に対するブリエンプションの禁止を示す情報が保持されている。

【0054】また、カウンタ14には対応する入出力制御装置2のバス待ち許容時間として「2」が設定され、カウンタ15には対応する入出力制御装置3のバス待ち許容時間として「4」が設定され、カウンタ16には対

応する入出力制御装置4のバス待ち許容時間として「5」が設定されている。

【0055】図2の時刻「0」において、アクティブとなっているのは入出力制御装置2からのバス使用要求信号101のみであるので、バス使用権制御部18からCPU5に対するバス使用要求信号107がアクティブとなり、CPU5からバス使用権制御部18に対するバス使用許可信号108がアクティブとなる。

【0056】バス使用権制御部18はバス使用許可信号108がアクティブになると、入出力制御装置2に対するバス使用許可信号104をアクティブとするので、入出力制御装置2がバス100の使用を開始する。

【0057】図2の時刻「1」において、入出力制御装置3、4からのバス使用要求信号102、103が同時にアクティブになると、それら入出力制御装置3、4に対応するカウンタ15、16がそのカウント値のカウントダウンを開始する。

【0058】図2の時刻「2」において、入出力制御装置2のバス使用が終了すると、プライオリティ制御部17は入出力制御装置3、4に対応するカウンタ15、16のカウント値をチェックする。

【0059】このとき、カウンタ15のカウント値は「3」、カウンタ16のカウント値は「4」となっており、プライオリティ制御部17による比較結果はカウンタ15<カウンタ16となるので、バス使用権制御部18は入出力制御装置3に対するバス使用許可信号105をアクティブとする。よって、入出力制御装置3がバス100の使用を開始する。

【0060】図2の時刻「3」において、入出力制御装置2からのバス使用要求信号101がアクティブになると、入出力制御装置2に対応するカウンタ14がそのカウント値のカウントダウンを開始する。

【0061】図2の時刻「4」において、入出力制御装置3のバス使用が終了すると、プライオリティ制御部17は入出力制御装置2、4に対応するカウンタ14、16のカウント値をチェックする。

【0062】このとき、カウンタ14のカウント値は「1」、カウンタ16のカウント値は「2」となっており、プライオリティ制御部17による比較結果はカウンタ14<カウンタ16となるので、バス使用権制御部18は入出力制御装置2に対するバス使用許可信号104をアクティブとする。よって、入出力制御装置2がバス100の使用を開始する。

【0063】図2の時刻「6」において、入出力制御装置4に対応するカウンタ16のカウント値が「0」になると、プライオリティ制御部17は現在バス100を使用している入出力制御装置2に対応しているレジスタ11の内容を参照する。

【0064】プライオリティ制御部17はレジスタ11にブリエンプションの許可が設定されているので、その

設定内容と入出力制御装置4が最高の優先順位であることをバス使用権制御部18に通知する。

【0065】よって、バス使用権制御部18は入出力制御装置2に対するバス使用許可信号104をインアクティブとして入出力制御装置2によるバス100の使用を終了させるとともに、入出力制御装置4に対するバス使用許可信号106をアクティブとするので、入出力制御装置4がバス100の使用を開始する。

【0066】尚、カウンタ14~16のカウント値が「0」になった時に、現在バス100を使用している入出力制御装置2~4に対応しているレジスタ11~13にブリエンプションの禁止が設定されていれば、プライオリティ制御部17はブリエンプションの禁止をバス使用権制御部18に通知する。

【0067】したがって、バス使用権制御部18は現在バス100を使用している入出力制御装置2~4によるバス100の使用が終了してから、対応するカウンタ14~16のカウント値が「0」になった入出力制御装置2~4に対するバス使用許可信号104~106をアクティブとする。よって、対応するカウンタ14~16のカウント値が「0」になった入出力制御装置2~4では現在のバスサイクル終了後、バス100の使用を開始することとなる。

【0068】また、上記のバス使用権制御部18ではプライオリティ制御部17が参照するレジスタ11~13の内容に基づいてDMAの中止を制御しているが、特に支障がない限り、カウンタ14~16のカウント値が「0」となったときに必ずDMAを中止するように制御することも可能である。

【0069】このように、バス調停部1内に各入出力制御装置2~4に対応して、バス許容時間を設定するカウンタ14~16とブリエンプションの許可または禁止を設定するレジスタ11~13とを設け、バス待ち時間が最も長い入出力制御装置2~4に対するバス使用権の優先順位を最も高くすることによって、各入出力制御装置2~4に適したバス調停を行うことができる。

【0070】よって、バス使用要求を出してから実際にバス100を獲得するまでの間に転送データのアンダーランあるいはオーバーランが発生する可能性をなくすることができ、各装置に適したバス調停を行うことができる。

【0071】

【発明の効果】以上説明したように本発明によれば、複数の入出力制御装置各々に対応して設けられた複数の計時手段でバス使用要求の入力から当該バス使用要求に対してバス使用許可が出力されるまでに待機可能なバス待ち許容時間を計時し、バス使用要求の競合時に複数の計時手段各々の値を基にバス使用要求を調停するとともに、計時手段がバス待ち許容時間を計時した時にバスを現在使用している入出力制御装置へのバス使用許可を中止してバス待ち許容時間を計時した計時手段に対応する

11

12

入出力制御装置にバス使用許可を出力することによって、バス使用要求を出してから実際にバスを獲得するまでの間に転送データのアンダーランあるいはオーバーランが発生する可能性をなくすことができ、各装置に適したバス調停を行うことができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図である。

【図2】本発明の一実施例によるバス調停動作を示すタイミングチャートである。

【図3】従来例の構成を示すブロック図である。

【図4】図3に示す従来例の動作を示すタイミングチャートである。

【図5】従来例の構成を示すブロック図である。

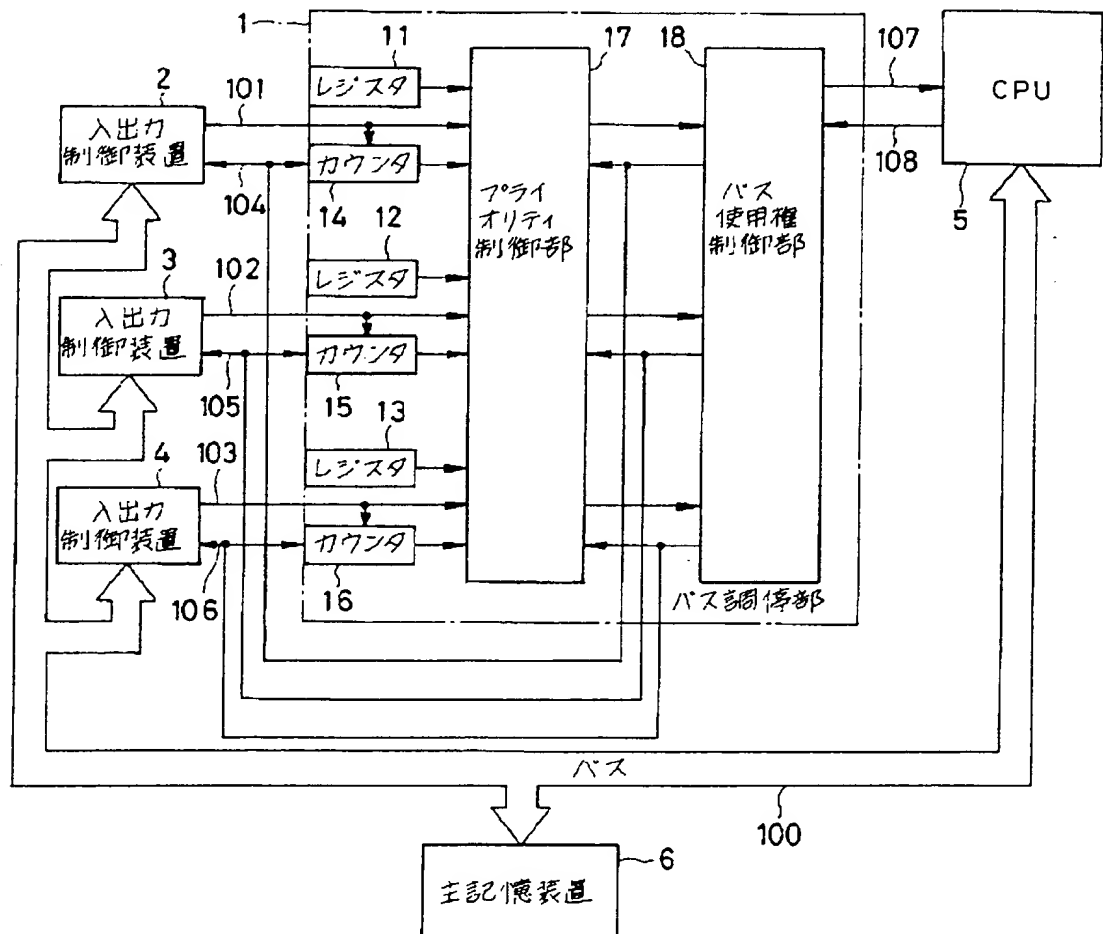
【図6】図5のバス調停部の構成を示すブロック図である。

【図7】図5に示す従来例の動作を示すタイミングチャートである。

【符号の説明】

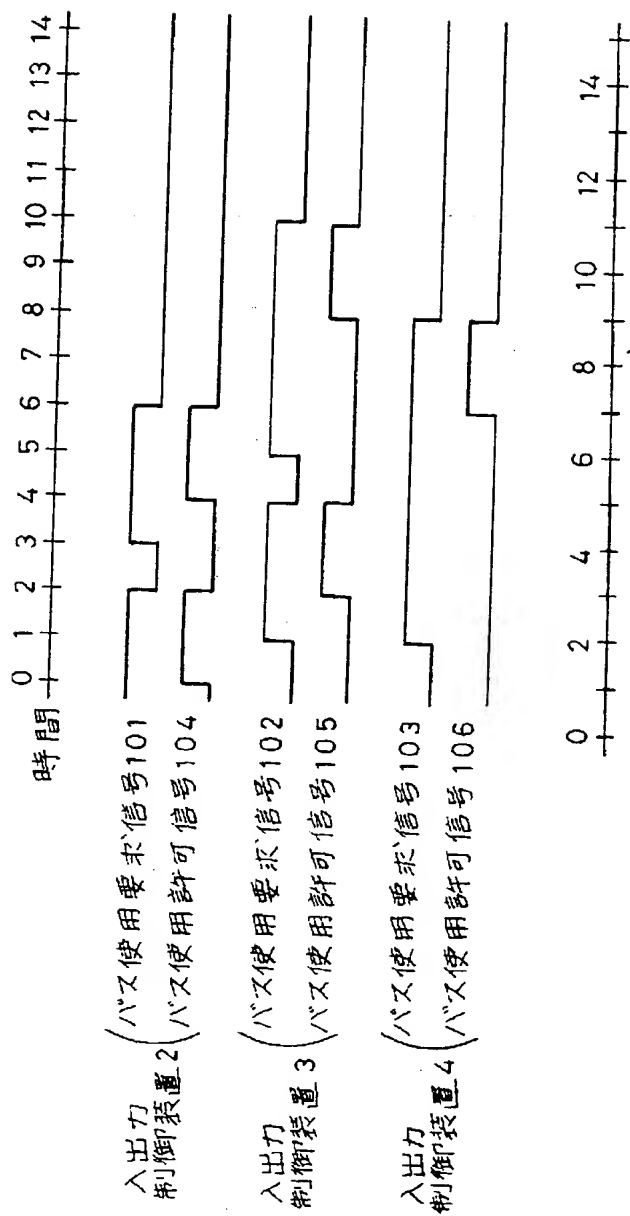
- 1 バス調停部
- 2～4 入出力制御装置
- 5 CPU
- 6 主記憶装置
- 10 11～13 レジスタ
- 14～16 カウンタ
- 17 プライオリティ制御部
- 18 バス使用権制御部

【図1】

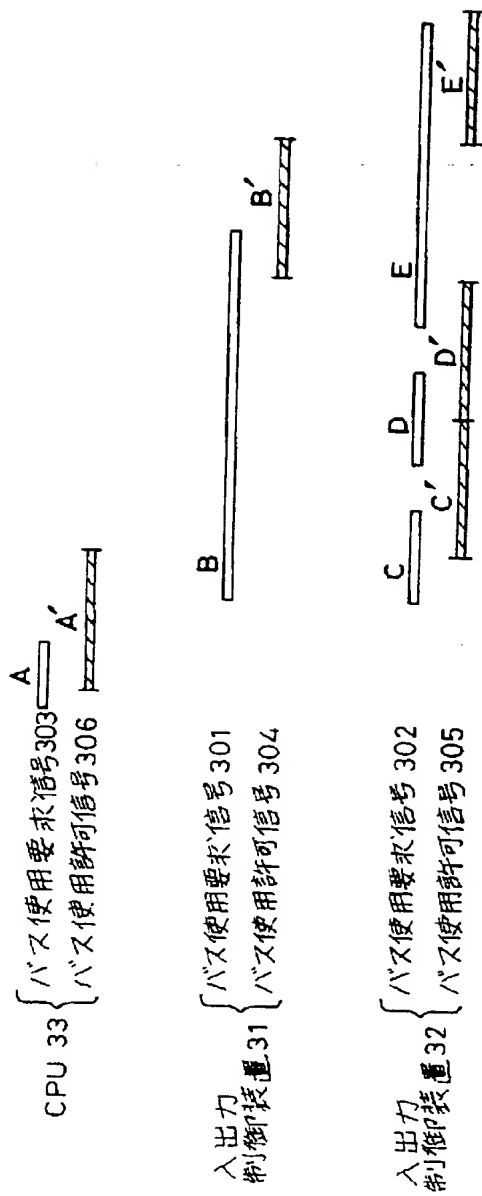


(8)

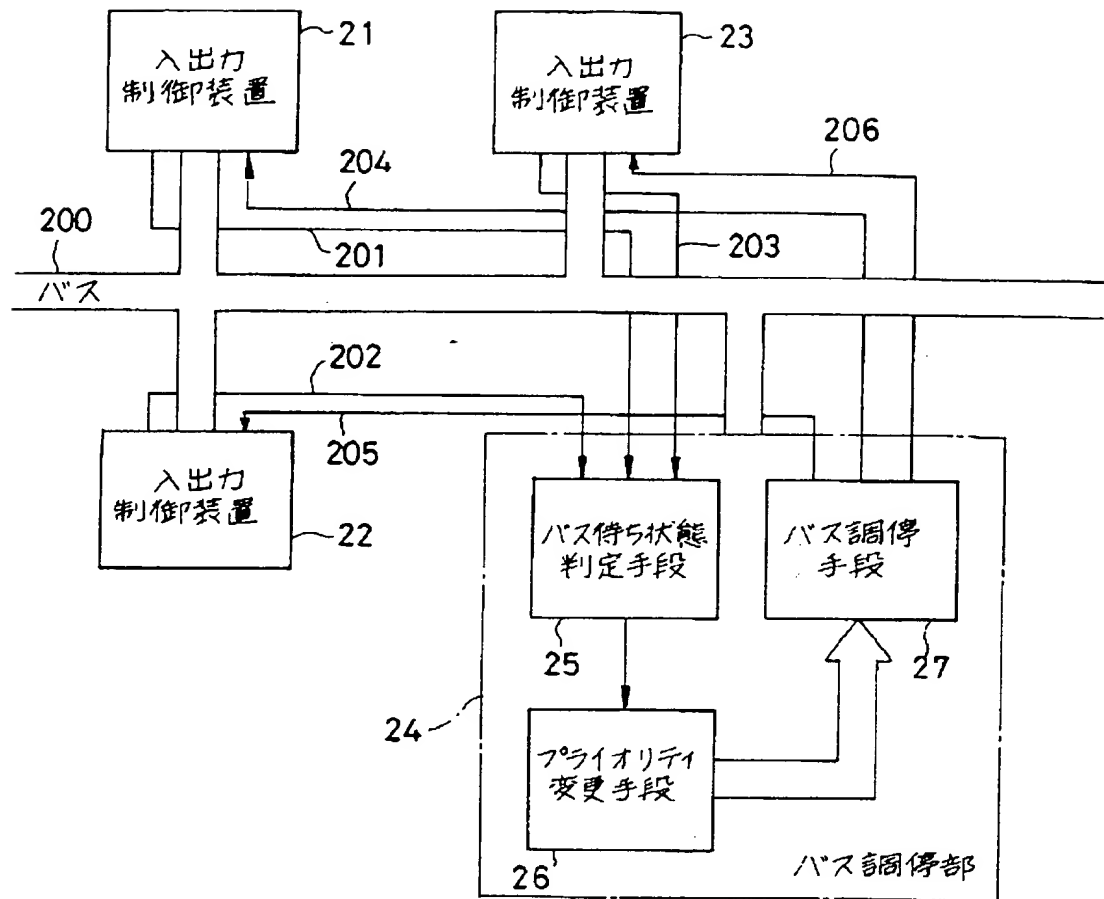
【図2】



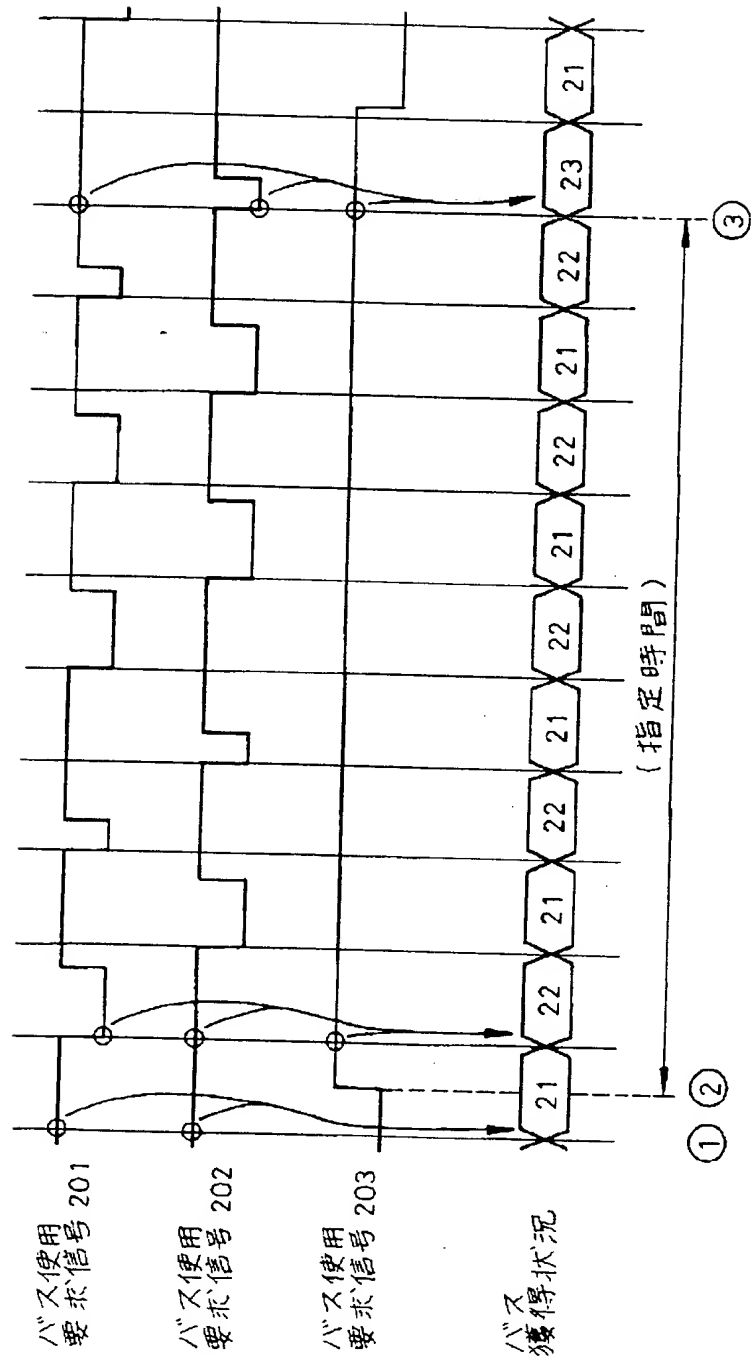
【図7】



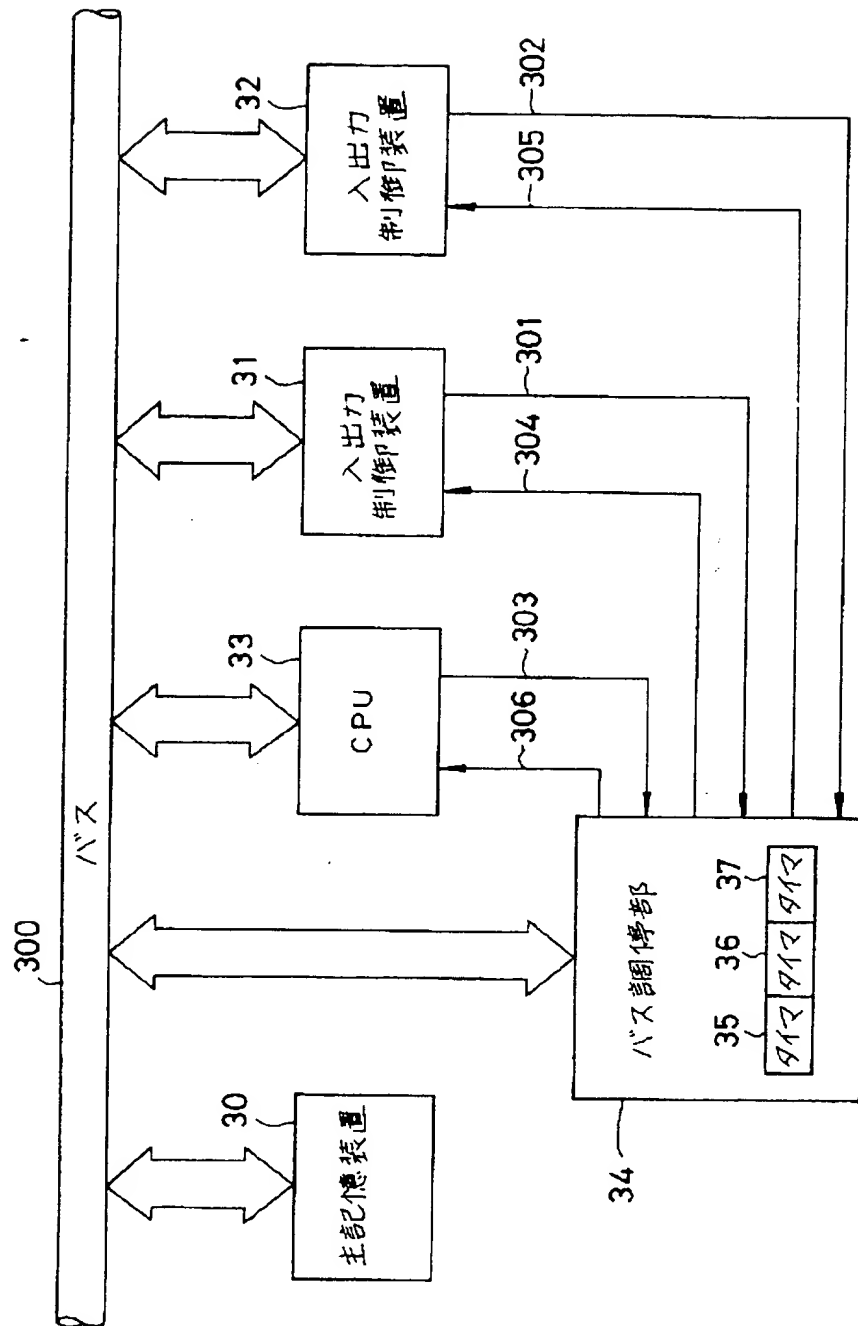
【図3】



【図4】



【図5】



【図6】

